

一种用于带电粒子探测阵列的主放电路 及数据获取系统

郝 锐 葛愉成

(北京大学物理学院 核物理与核技术国家重点实验室 北京 100871)

摘要 针对带电粒子探测阵列信号量大、计数率高的要求,设计并实现了基于高速运放芯片、高速ADC芯片的主放大器及模-数转换电路,同时采用51系列单片机控制ADC电路和USB通讯芯片,完成信号的数字化和上传采集。整个系统硬件结构完整,软件控制合理,满足了设计需求。

关键词 主放大器, ADC, 单片机, USB

中图分类号 TL82

近十几年来,许多国外实验室(美国NSCL、日本RIKEN、欧洲的GANIL和GSI)利用大型加速器产生不稳定的放射性同位素束流,为研究远离 β 稳定谷的核素提供了条件。放射性核束物理实验已经成为核物理研究中的一个重要手段。

由于放射性核束实验在系统复杂度和数据质量的要求上都远超传统核物理实验的水平,要求其电子学系统速度更快、精度更高。在用于放射性核束实验所搭建的探测系统(如MUST^[1]、LASSA^[2]和HiRA^[3])中,带电粒子探测均使用探测器望远镜阵列系统。

此系统一般具有几百甚至几千个探测器输出信号。如何快速、有效、低功耗的放大这些信号并将其转换成数据保存,是核电子学所面临的挑战。本文主要介绍一种用于多路脉冲信号放大处理电路的设计,以及此电路后端的数据获取系统。

一般的探测器输出信号经过前置放大器处理后,须经由主放大器放大、滤波,产生符合峰值采样和ADC要求的电压信号。本电路系统即针对16路由A250^[4]前置放大器输出的电压脉冲信号。A250型前置放大器输出的电压脉冲,上升时间约为数十ns,尾部落后沿则长达数十 μ s,此电压信号的动态范围在30–500 mV之间。整个电路的信号噪声主要来自模拟电路部分,设计整体分辨率优于1%。

实验系统所要求的周期性采样门宽约为1 μ s,因此要求模拟电路中的主放大器部分输出信号的达峰时间在100 ns左右,且峰值保持电路也需要更加灵敏,后续的ADC电路的速度应达到MSPS量级。

此外,实验系统的周期性采样周期约为1 ms,用于数据上传的电路,速度须大于 $16 \times 8 \times N$ 倍 kbps,其中 N 为上传单信号数据的字节数,本系统中 $N=8$,即数据上传速度须大于1 Mbps。

1 系统概述

1.1 系统结构

多路脉冲信号放大处理及数据获取系统的硬件结构框图如图1所示,由左侧模拟电路部分和右侧的数字电路构成。

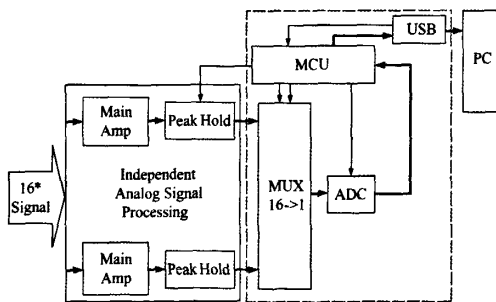


图1 系统硬件结构

Fig.1 Hardware structure of the system.

模拟电路部分由16路相互独立的信号处理通道构成,而每个信号处理通道包含主放大器电路和峰位保持电路。数字电路部分主要由多路复用器(MUX)、模-数转换器(ADC)、单片机(MCU)和USB通讯电路构成。

1.2 系统功能

带电粒子探测器输出电荷脉冲经 A250 前置放大器放大后产生电压脉冲信号, 16 路的电压信号是本系统的待处理输入信号。首先每路信号独立地进行微分、放大、滤波, 产生准高斯型的电压信号, 再由峰位保持电路记录其峰值电压。MCU 控制 MUX 对 16 路峰值电压信号进行逐道扫描选通, 然后由 ADC 实现模-数转换, 将数据储存在 MCU 的内存中, 最后由 USB 通讯电路将数据上传到微型计算机 PC 中。整个系统的功能命令由微型计算机 PC 主动下达到 MCU, 由其内置的程序执行。USB 通讯电路完成 PC 命令的下传和数据的上传。MCU 内置程序完成对峰位保持电路、MUX 及 ADC 的时序控制, 以及对 ADC 数据的读取与 USB 数据的传输。

2 主放大器与峰值保持电路

2.1 主放大器电路

脉冲发生器或 Si 探测器的电荷信号经 A250 前置放大器转换放大后的输出信号是一个上升时间 30 ns 左右, 下降时间几十个 μs 的电压脉冲。主放大器电路的功能是将快上升慢下降的电压信号进行微分、放大和滤波, 转变成便于后续处理的准高斯型信号。这个准高斯信号需要有稍平坦的峰部, 以便于峰位保持电路的采样; 同时, 信号的时间宽度也要尽量小, 以满足计数率的要求。信号的处理效果如图 2 所示。

主放大器电路是以 ADI 公司的 ADA4851-4 芯片为核心构成。ADA4851-4 芯片包含四个独立的高速、低功耗、轨到轨输出型运算放大器。ADA4851

运放具有 140 MHz 的 -3 dB 带宽、375 V/ μs 的摆率, 其优异的频宽特性和速度性能完全满足处理高频快信号的需求。

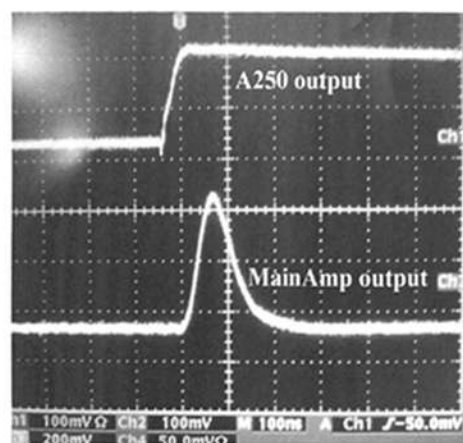


图 2 示波器显示的主放信号
Fig.2 Scope display of the main amplifier's signal.

主放的核心部分采用“缓冲放大—SallenKey 滤波器—SallenKey 滤波器—缓冲放大”结构, 由同一封装内的四个 ADA4851 运放构成。核心部分与前端的极零相消输入电路共同组成主放大器电路。主放大器电路结构如图 3 所示。其中极零相消电路的去极点时间常数和微分时间常数分别约为 7 μs 和 3 ns, 两级 SallenKey 滤波器结构每一级的响应函数均为 $H(s) = 1/(10^{-16}s^2 + 2 \times 10^{-8}s + 1)$ 。

两个缓冲放大器的电压增益可由偏置电阻 R1、R2、R3、R4 进行调节。由图 2, 整体电压增益约为 2.6 的电路, 其采用的偏置电阻值为: R1=100 Ω 、R2=1 k Ω 、R3=500 Ω 、R4=3 k Ω 。

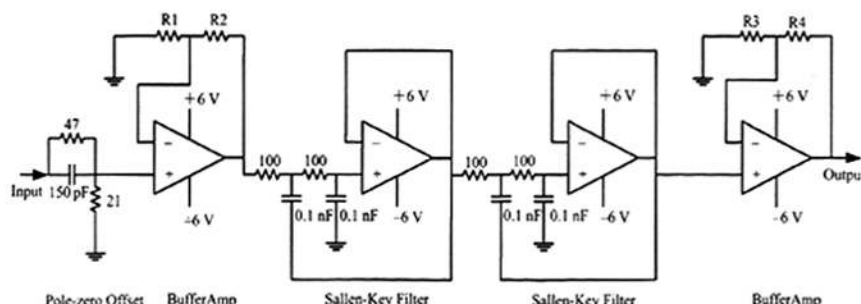


图 3 主放大器电路结构
Fig.3 Circuit structure of the main amplifier.

主放电路对不同偏置电阻参数情况下的电压增益及噪声性能进行了测试。测试输入采用的是由脉冲发生器 PULSER8210 产生的正极性脉冲经由 A250 放大之后的电压信号。在不同偏置电阻参数情

况下, 电路的电压增益和分辨率各不相同, 两者呈负相关, 而时间性能大致相当。当电压增益 $g=2.6$ 、6.0、14.0、24.2 时, 电路的电压分辨率分别为 0.7%、0.9%、1.8%、2.8%。由于本电路采用低增益($g<5$)

模式运行,因此电压放大的噪声不高于1%。经测试,主放电路的时间性能稳定:延迟时间约为40 ns,上升时间约60 ns,达峰时间维持在110 ns左右。

2.2 峰值保持电路

峰值保持电路的核心部件是TI公司生产的OPA615。OPA615由跨导型运算放大器和比较器构成,其中跨导型运算放大器的频宽为710 MHz,比较器的频宽730 MHz,OPA615的传输延迟仅为1.9 ns,保持命令延迟为2.5 ns。OPA615优异的频率及速度性能,完全胜任快信号脉冲的峰值保持功能。

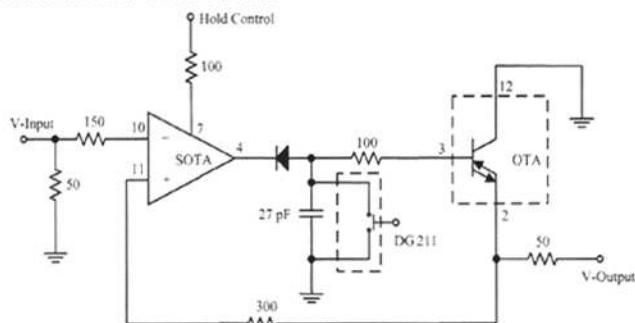


图4 峰值采样与保持电路结构
Fig.4 Structure of the peak sample & hold circuit.

峰值保持电路的功能就是追踪一段时间内的主放输出电压信号,将其间出现的最大峰值保持一定的时间。追踪时间由Hold Control信号的高电平宽决定,而保持终止时间则由DG211的低电平闭合给出。实际电路的测试功能如图5所示,其中测试时Hold Control信号一直为5 V高电平。

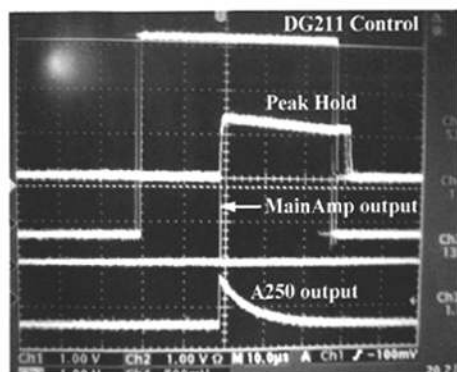


图5 示波器显示的峰值保持电路信号
Fig.5 Scope display of the peak hold circuit signal.

3 MUX、ADC、MCU与USB通讯电路

多路复用器(MUX)采用的是MAXIM公司生产

的MAX396型精密16路低压模拟复用芯片;模-数转换器(ADC)采用的是TI公司生产的12位、4MSPS、低功耗SAR型ADC芯片——ADS7881;微处理控制单元(MCU)采用的是宏晶科技生产的STC10F12型单片机;USB通讯电路采用的是南京沁恒电子有限公司生产的USB总线接口芯片——CH372。

MAX396主要完成16路模拟信号的分时复用,通过控制MAX396的A0-A3及EN脚的输入电平型号,对16路输入信号进行扫描逐个输出。由MAX396的COM端输出即为16路信号的分时序列信号,经过反向缓冲放大器后,进入ADS7881的伪差分输入端。ADS7881的采样转换功能均由单片机控制,转换结果为12位数据,由12个BD管脚输出,高8位BD[11-4]与单片机的P0[7-0]相连,低4位BD[3-0]与单片机的P0[7-4]相连,构成数据总线,由BYTE信号控制低四位的读取。读取的数据暂存在单片机的RAM中,经CH372处理后由USB数据线上传至微型计算机。整个系统中的模拟数据的数据的分时复用、模-数转换以及逻辑数据的存储、传输都由单片机控制,同时单片机负责给出峰值保持电路的Hold Control信号和DG211控制信号。单片机及附属设备的硬件连接如图6所示。

MAX396主要完成16路模拟信号的分时复用,通过控制MAX396的A0-A3及EN脚的输入电平型号,对16路输入信号进行扫描逐个输出。由MAX396的COM端输出即为16路信号的分时序列信号,经过反向缓冲放大器后,进入ADS7881的伪差分输入端。ADS7881的采样转换功能均由单片机控制,转换结果为12位数据,由12个BD管脚输出,高8位BD[11-4]与单片机的P0[7-0]相连,低4位BD[3-0]与单片机的P0[7-4]相连,构成数据总线,由BYTE信号控制低四位的读取。读取的数据暂存在单片机的RAM中,经CH372处理后由USB数据线上传至微型计算机。整个系统中的模拟数据的数据的分时复用、模-数转换以及逻辑数据的存储、传输都由单片机控制,同时单片机负责给出峰值保持电路的Hold Control信号和DG211控制信号。单片机及附属设备的硬件连接如图6所示。

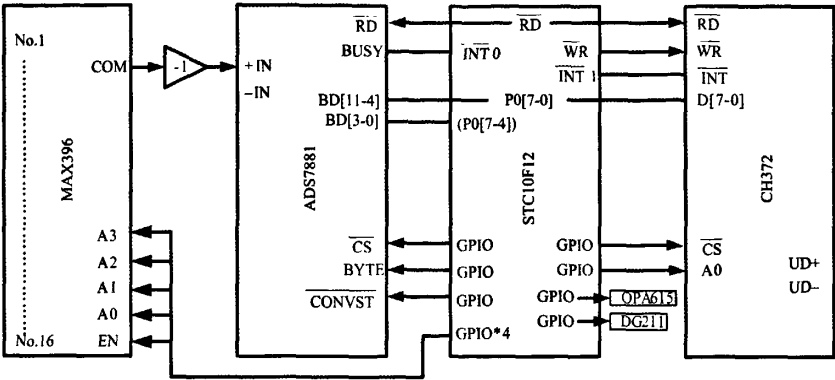


图 6 MCU 及附属设备的硬件连接示意图
Fig.6 Connection of MCU and ancillary equipments.

4 系统时序

系统工作主要是周期性的信号处理和数据的 USB 上传, 整体周期小于 1 ms, 由实验所要求的计数率决定的。单片机控制峰位保持电路以及 MUX, 对 16 路信号进行选通操作的时序如图 7 所示。其中每路信号的选通时间约为 1 μs。在选通时间里, ADC 要完成信号的模-数转换, 并将 12 位数据写入单片机的 RAM 中。ADC 的工作控制时序如图 8 所示。

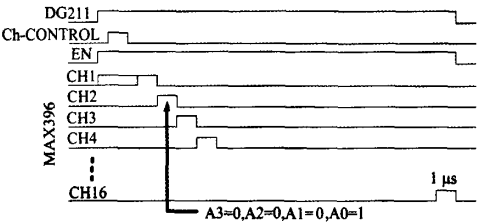


图 7 峰位保持电路及 MUX 的控制时序示意图
Fig.7 Control timing diagram of the peak hold circuits and MUX.

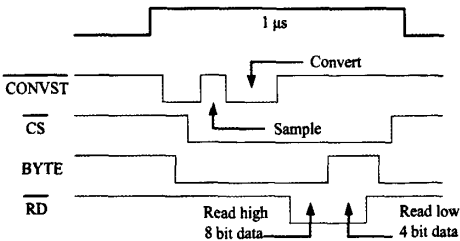


图 8 ADC 的控制时序示意图
Fig.8 Control timing diagram of ADC.

5 USB通讯

USB(通用串行总线)目前已经逐步取代传统的

RS-232, 成为各种设备的通用标准总线。因此, 本系统的数据获取也采用了 USB 总线。

USB 通讯系统的硬件部分比较简单, 即主机(微型计算机)通过 USB 接口与 USB 总线接口芯片 CH372 的 UD+/-脚连接, CH372 用于完成 USB 接口的所有硬件功能, 同时 CH372 的数据及命令脚与单片机连接(图 6)。单片机用于控制 CH372 与主机的数据传输。

USB 接口程序是 USB 通讯系统的核心, 主要包括: 固件程序、USB 设备驱动程序、主机应用程序。本系统的固件程序采用 C 语言编写, 经 Keil 编译后写入单片机。当设备连接到主机上时, 上位机可以发现新设备, 然后建立连接, 让 Windows 检测和识别设备。USB 接口固件要接收并分析发来的命令和数据, 对功能模块进行控制, 并向主机(通过控制 CH372 接口芯片)返回信息。系统固件程序主要由 5 个部分组成: 系统初始化、中断管理、USB 数据管理、数据传输和 CH372 控制。由于 CH372 不是 windows 默认的 USB 设备, 因此必须编写与 CH372 数据通讯功能相匹配的驱动程序。此驱动程序属于标准的 WDM(Win32 Driver Model)驱动程序, 使用 Compuware 的 Driver Studio 工具进行开发。最后, 利用 VC++环境下的 MFC 框架程序编写的主机应用程序, 完成了 USB 上传数据的接收保存及预处理。

本系统中每路信号每次经处理后, 暂存于单片机 RAM 中的数据均为 8 byte。其中 2 byte 为高 4 位的信号道址编码和低 12 位的信号电压幅度数据; 其余用于标记采样周期数, 即为信号的时间序列。经由 USB 设备上传至微型计算机中的数据采用同一格式。这样的 16 路 8 字节数据, 每 1 ms 上传一

次,其理论上要求的设备传输速率至少为 $16 \times 8 \text{ B/ms} = 16 \times 8 \times 8 \text{ kbps} = 1 \text{ Mbps}$ 。

CH372 芯片向上兼容 USB2.0 标准,其实际为全速(Full-Speed)设备,即数据传输可达 USB1.1 标准的最高传输速率 12 Mbps。本系统中的 USB 设备采用全速同步传输方式,即可达同步交互次数为 1 次/帧(ms),每次数据包的容量最大为 1023 B。系统实际工作时,下位机(即 STC10F12)每 1 ms 向主机传输一个 9 B 的同步传输包头协议和一个含 128 B 数据信息的数据包。

6 结语

介绍了一种用于多信号带电粒子测量实验中的主放大器电路及其配套的峰值保持电路,同时介绍了用于信号处理和获取的微控制器系统。在数据传输方面,采用了目前主流的 USB 总线标准。在电路中,采用了多种新型集成电路芯片,既保证了实验中对信号精度、速度的要求,又极大降低了功耗与空间,能够满足大阵列实验的要求。

参考文献

- 1 Blumenfeld Y, Auger F, Sauvestre J E, *et al.* MUST:A silicon strip detector array for radioactive beam experiments. Nucl Instrum Methods Phys Res A, 1999, 421: 471–491
- 2 Davin B, Souza R T, Yanez R, *et al.* LASSA:a large area silicon strip array for isotopic identification of charged particles. Nucl Instrum Methods Phys Res A, 2001, 473: 302–318
- 3 Wallace M S, Famiano M A, Goethem M J, *et al.* The high resolution array (HiRA) for rare isotope beam experiments. Nucl Instrum Methods Phys Res A, 2007, 583: 302–312
- 4 蔡建新, 闫华文, 刘洪涛, 等. A250 电荷灵敏放大器的性能和设计制作. 核电子学与探测技术, 2005, 23(1): 66–68
CAI Jianxin, YAN Huawen, LIU Hongtao, *et al.* Feature and design of A250 charge sensitive preamplifier. Nucl Electron Detect Technol, 2005, 23(1): 66–68

A main amplifier circuit and data acquisition system for charged particle detector array

HAO Rui GE Yucheng

(State Key Laboratory of Nuclear Physics and Technology, School of Physics, Peking University, Beijing 100871, China)

Abstract The charged particle detector array has huge amounts of signal and needs high counting rate. To meet the requirements, a main amplifier and analog-to-digital conversion circuit based on high-speed op-amp chips and ADC chip was designed. A 51-MCU was used to control the circuit of ADC and the USB communication chip. The signals were digitized and uploaded by the MCU-ADC-USB circuit. The whole system has a compact hardware structure and a reasonable controlling software, which meet the design requirements.

Key words Main amplifier, ADC, MCU, USB

CLC TL82